



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

DSP Firmware Upgrade Protocol

REVISION NO.	1.4
ISSUE DATE	2014.10.11



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

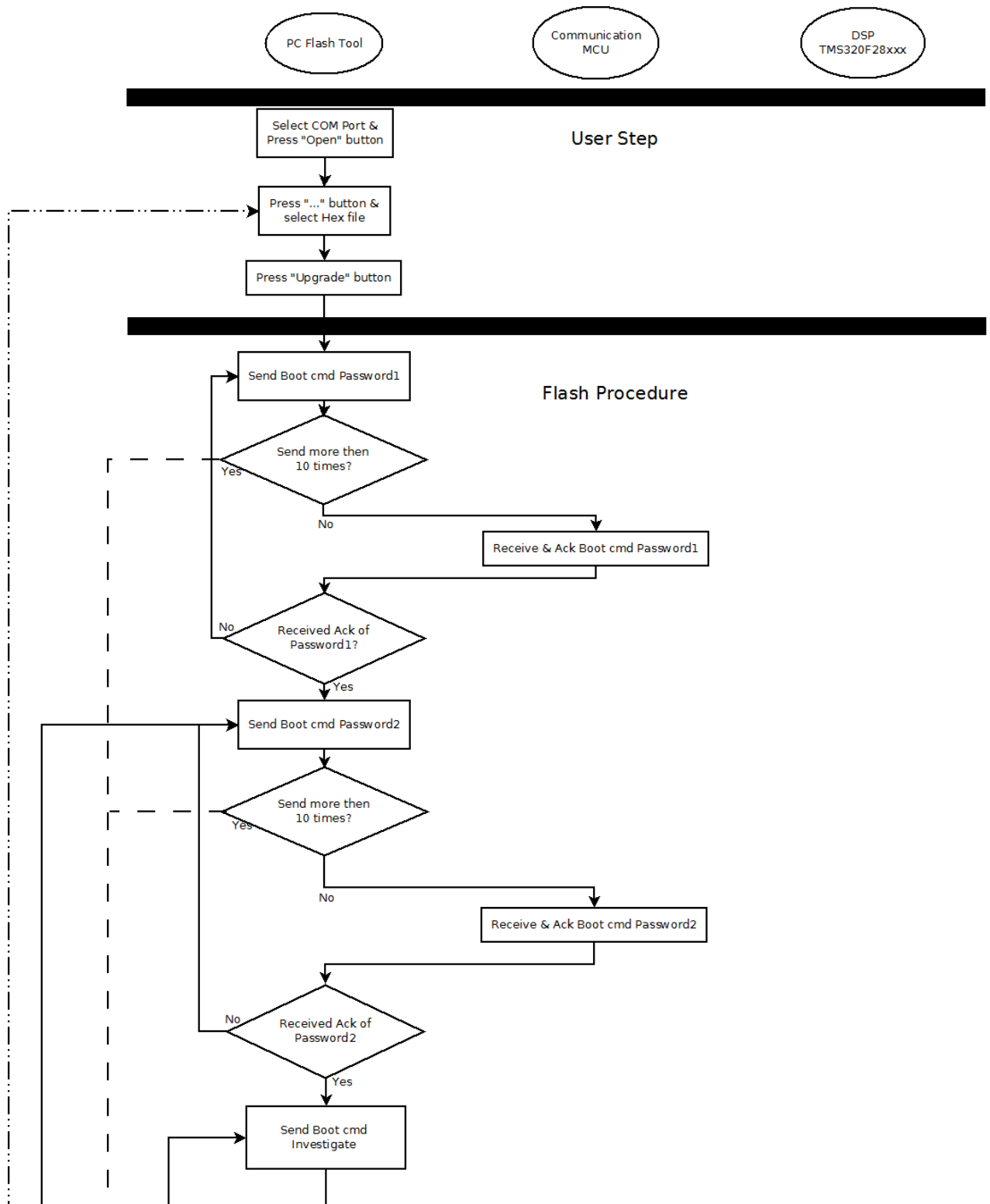
1. REVISION HISTORY

Date	Rev.	Page	Summary
201x.xx.xx	1.0	All	Preliminary released
2014.10.02	1.1	All	1. 補充說明 2. 列出 Rx/Tx 的內容
2014.10.14	1.2	All	1. 補充 DSP 從 normal mode 剛進入 boot mode 時，接收到 request boot mode 指令的動作 2. 更改收到 request program 指令後的回覆訊息(第二個字元由 0x00 變為 0xA1)
2017.08.24	1.3	All	1. 加入 PC flash tool 至 Communication MCU 之間的指令傳送/接收說明 2. 更新 DSP firmware upgrade 流程圖
2017.10.11	1.4	P.9 P.15	1. 錯誤更正： Communication MCU 收到 password2 指令則會回覆 PC 的表格標題(Communication MCU to PC) password1 ack message 應為(Communication MCU to PC) password2 ack message Upgrade done 中，DSP 回覆內容的表格標題(Communication to DSP MCU) upgrade done ack message 應為(DSP to Communication MCU) upgrade done ack message



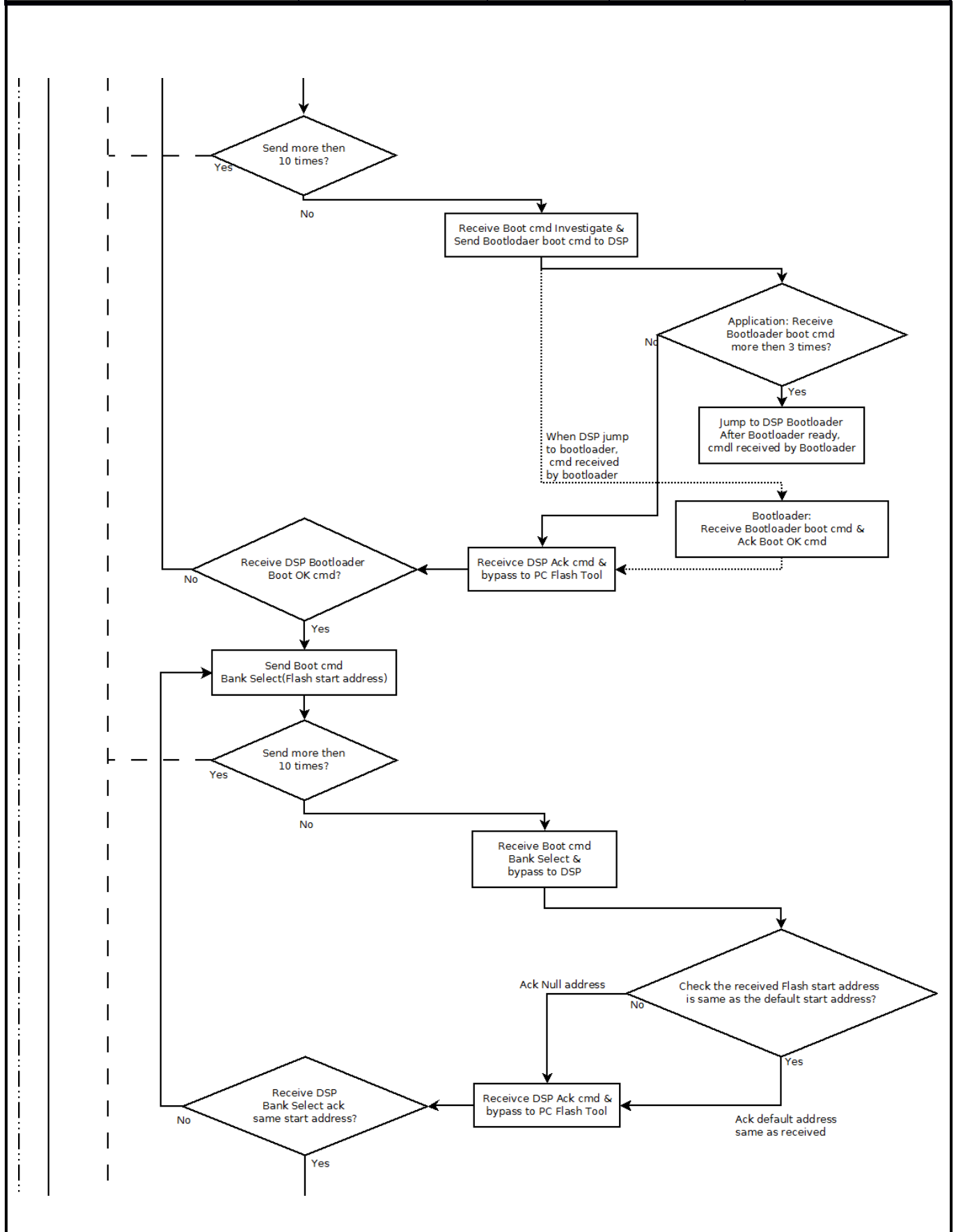
SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

2. DSP Firmware Upgrade 流程



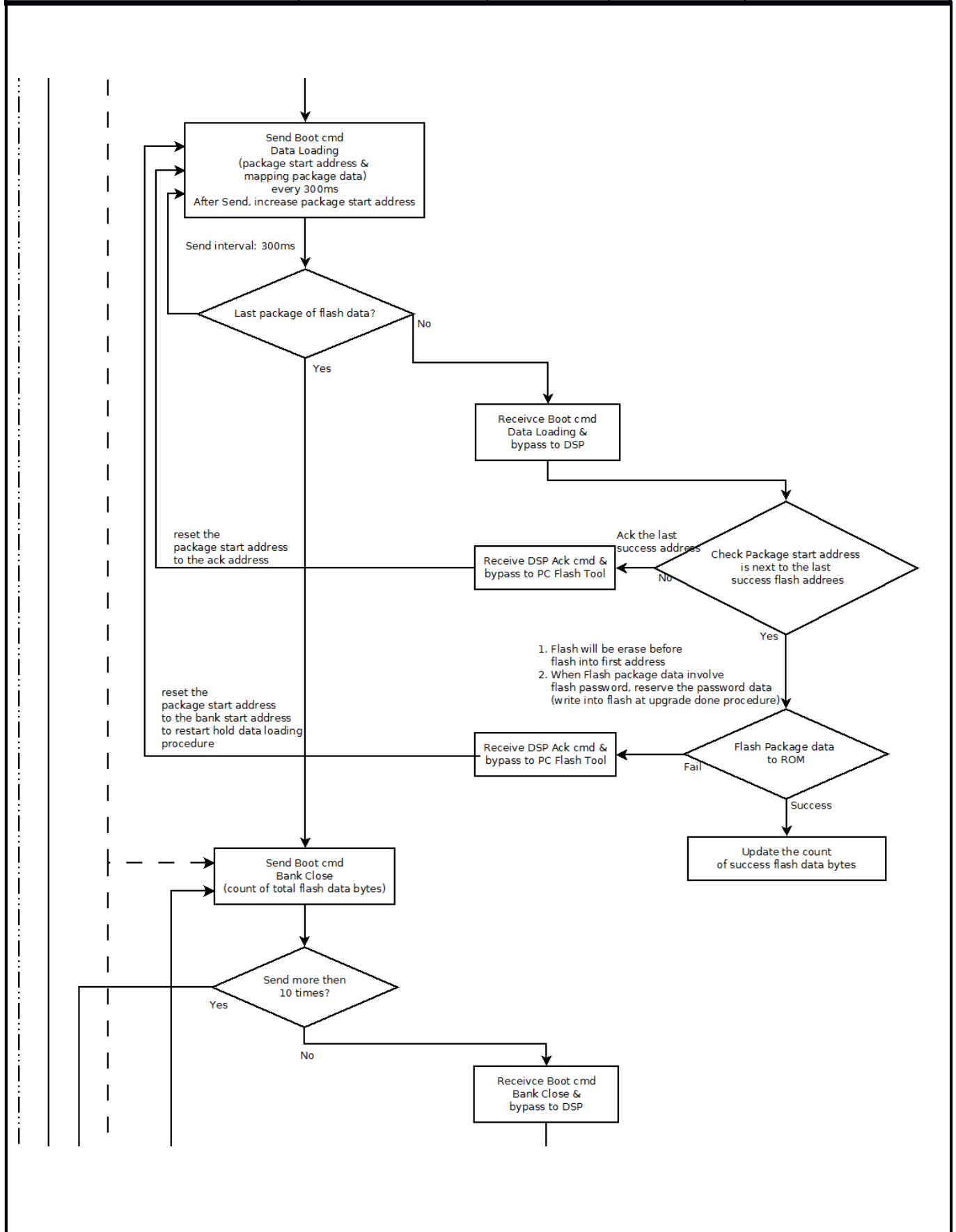


SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11



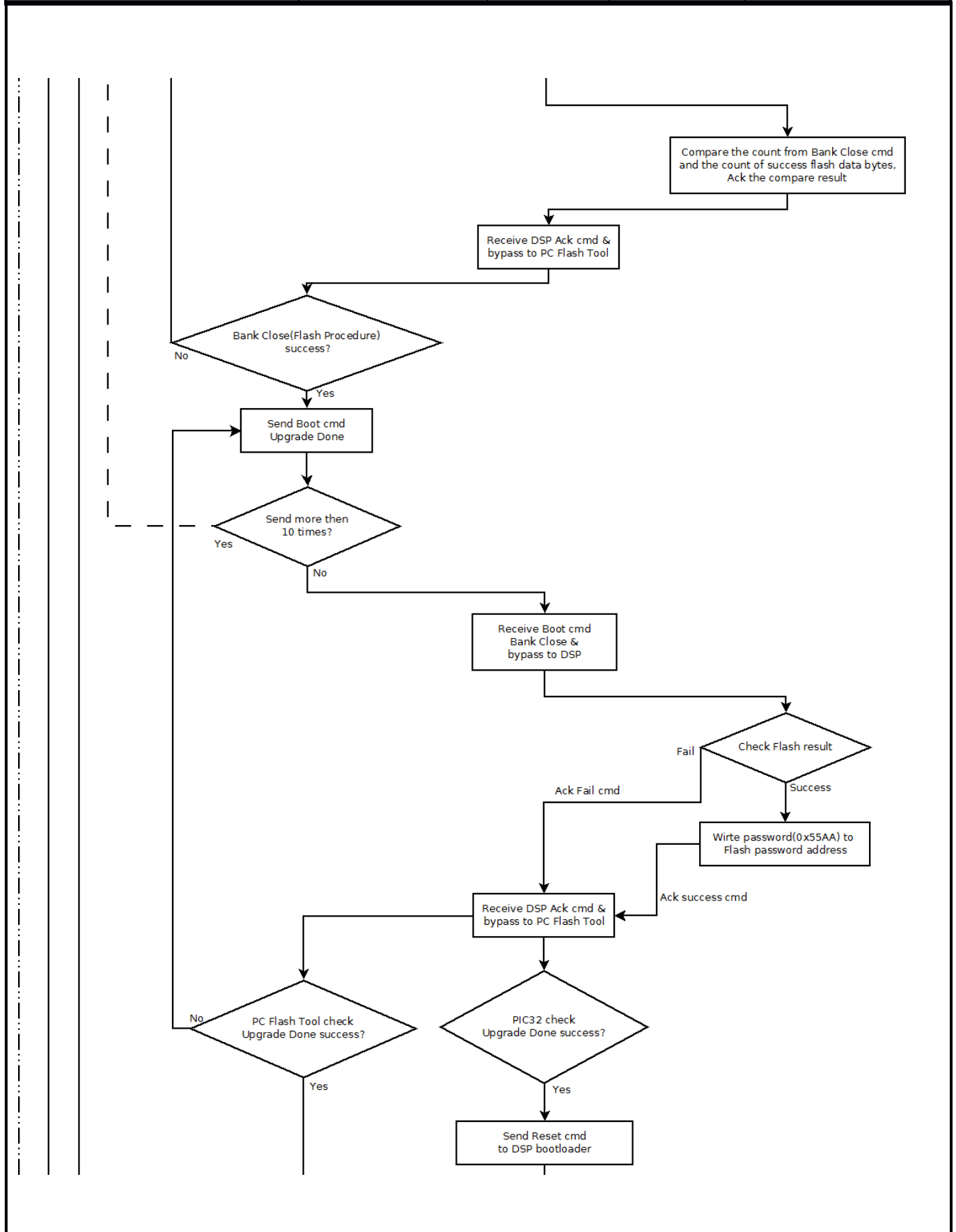


SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11



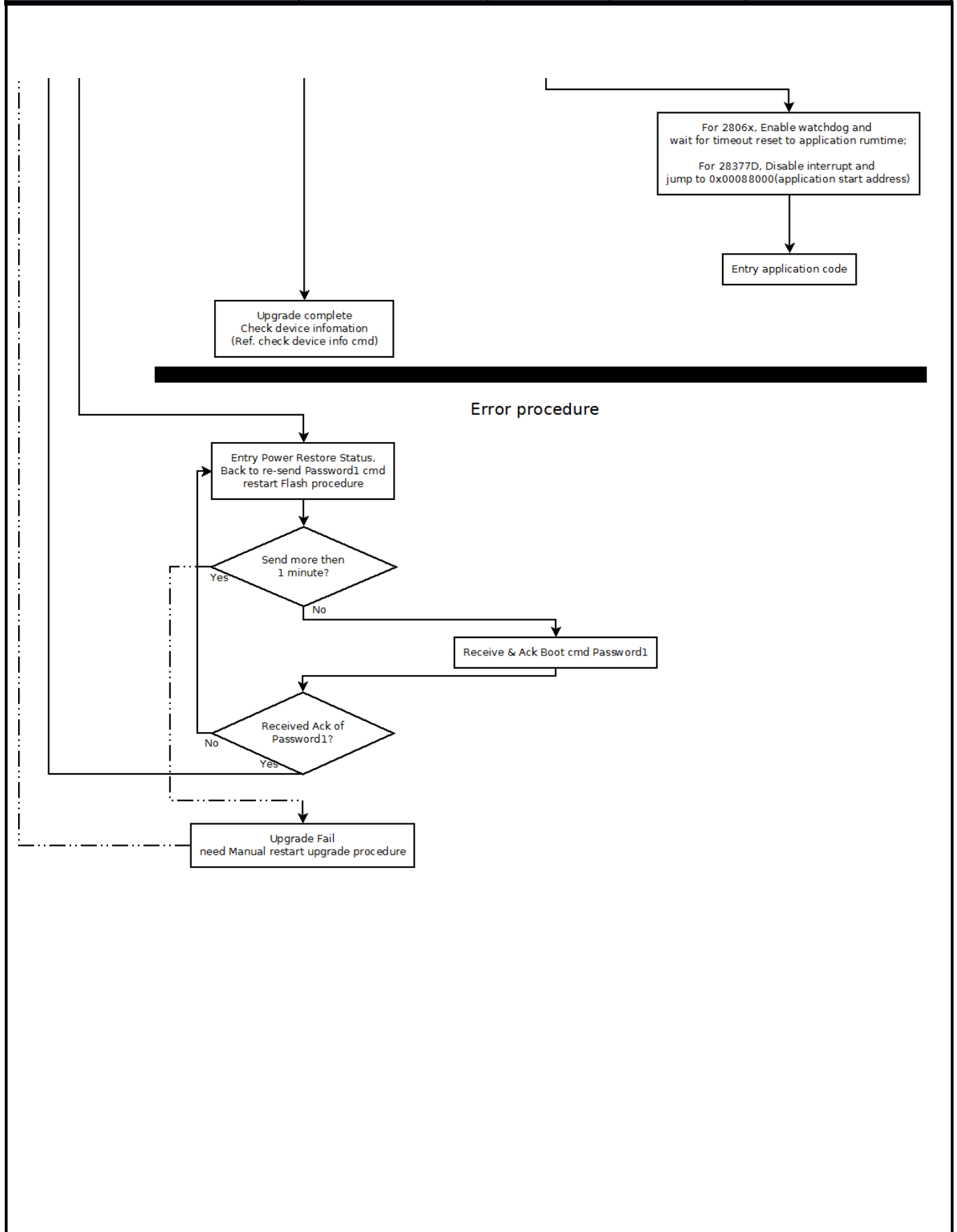


SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11





SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11





SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

3. Firmware upgrade 指令

PC flash tool 開始 DSP firmware upgrade 流程時，須先送出兩道 password 指令至 communication MCU(PIC32)通知即將開始 DSP firmware upgrade，依序分別為 password1 與 password2 指令

(PC to communication MCU) password1 message													
0	1	2	3	4	5	6	7	8	9	10	11	12	13
Head	Source ID	Target ID	Length	Command	Random number						Check sum		
0xF0	0x10	0xFD ¹	0x0E	0x05	0x7C	0x0F	0x4C	0xF0	0x21	0x4A	0x55	CRC	

若 communication MCU 收到 password1 指令則會回覆 PC

(Communication MCU to PC) password1 ack message						
0	1	2	3	4	5	6
Head	Source ID	Target ID	Length	Command	Check sum	
0xF0	0xFD	0x10	0x07	0x05	CRC	

PC 收到 password1 指令的回覆後將繼續傳送 password2 指令至 communication MCU

(PC to communication MCU) password2 message													
0	1	2	3	4	5	6	7	8	9	10	11	12	13
Head	Source ID	Target ID	Length	Command	Random number						Check sum		
0xF0	0x10	0xFD	0x0E	0x06	0x96	0x5A	0x8F	0x30	0xF0	0x63	0xE0	CRC	

Communication MCU 收到 password2 指令則會回覆 PC

(Communication MCU to PC) password2 ack message						
0	1	2	3	4	5	6
Head	Source ID	Target ID	Length	Command	Check sum	
0xF0	0xFD	0x10	0x07	0x06	CRC	

PC 收到 password2 指令的回覆後將重複傳送 investigate 指令(最多 10 次)給 communication MCU，直到確認 DSP 進入 Bootloader 後才會進入 bank select 階段

(PC to communication MCU) investigate message						
0	1	2	3	4	5	6
Head	Source ID	Target ID	Length	Command	Check sum	
0xF0	0x10	0xFD	0x07	0x15	CRC	

1 Target ID 將根據所須更新的模組而有所不同，0xFD 為通用 ID



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

每當 communication MCU 收到由 PC 傳送的 investigate 指令後，將會傳送 request boot mode 指令至 DSP。而 DSP 程式執行在 normal mode 時，若收到 request boot mode 指令三次，將會結束 normal mode，進入 boot mode(DSP bootloader)，進入 boot mode 前，須確認模組的狀態為安全的(各個開關元件與 PWM 皆為關閉狀態)，否則可能會造成模組損壞。

(Communication MCU to DSP) request boot mode message											
0	1	2	3	4	5	6	7	8	9	10	11
MCU ID	DSP ID	Command	Length	Reserved		Password 0		Password 1		Check sum	
0x50	0x51	0xA5	0x0C	don't care		0x57	0x13	0x68	0x24	CRC	

DSP 進入 Bootloader 後，收到 request boot mode message 時，會回覆下列訊息

(DSP bootloader to communication MCU) request boot mode ack message byte0~byte9									
0	1	2	3	4	5	6	7	8	9
DSP ID	MCU ID	Command	Length	Flash flag ²		Password 0		Password 1	
0x51	0x50	0xC5	0x12	0x00	0x00	0x57	0x13	0x68	0x24
(DSP bootloader to communication MCU) request boot mode ack message byte10~byte17									
10	11	12	13	14	15	16	17		
FW version ³		FW build date ⁴		HW version ⁵		Check sum			
FW version		FW build date		HW version		CRC			

Communication MCU 收到 DSP bootloader 回覆的 request boot mode ack message 後，若再收到 PC flash tool 傳送的 investigate 指令時，將會回覆 PC

(Communication MCU to PC) investigate ack message								
0	1	2	3	4	5	6	7	8
Head	Source ID	Target ID	Length	Command	Reserved		Check sum	
0xF0	0xFD	0x10	0x09	0x15	don't care		CRC	

PC flash tool 收到 investigate ack message 後將傳送 bank select 指令，用來確認此次更新的 DSP firmware 起始位址是否正確(若使用不同的 DSP 型號，起始位址不同)

2 Flash flag 為 DSP bootloader 內部紀錄 firmware upgrade 時各狀態的 flag，雖然包含在回傳內容中，但未被再轉傳至 PC Flash Tool 用來進行任何判斷。

3 FW version 為 DSP normal mode 的韌體版號

4 FW build date 對應至 2 的韌體版號的建置日期

5 HW version 為預留欄位(目前未指定)



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

(PC to communication MCU) bank select message											
0	1	2	3	4	5	6	7	8	9	10	11
Head	Source ID	Target ID	Length	Command	Reserved	Firmware start address			Check sum		
0xF0	0x10	0xFD	0x0C	0x12	don't care	Hex start address ⁶			CRC		

Communication MCU 收到 bank select message(flash program command⁷)後會再繼續將該 message 轉傳至 DSP bootloader

(Communication MCU to DSP) bank select bypass message													
0	1	2	3	4	5	6	7	8	9	10	11	12	13
MCU ID	DSP ID	Command	Length	Reserved	Copy PC bank select message byte[4]~byte[9]			Check sum					
0x50	0x51	0xA1	0x0E	don't care	0x12	don't care	Hex start address			CRC			

DSP bootloader 收到 communication MCU 轉傳過來的 bank select message 後，會與記錄在 DSP bootloader 內部的 firmware 起始位址值進行比對，若比對結果相同則回傳該位址值至 communication MCU，並且將更新流程的相關變數與狀態進行初始化，準備開始接收後續的更新資料

(DSP to Communication MCU) bank select ack message													
0	1	2	3	4	5	6	7	8	9	10	11	12	13
DSP ID	MCU ID	Command	Length	Flash flag	Copy MCU bank select message byte[6]~byte[11]			Check sum					
0x51	0x50	0xA1	0x0E	0x01	0x00	0x12	don't care	Code start address			CRC		

Communication MCU 收到 DSP bootloader 的 bank select ack message 後，也會將該 ack message 包裝後轉傳至 PC

(Communication MCU to PC) bank select bypass ack message											
0	1	2	3	4	5	6	7	8	9	10	11
Head	Source ID	Target ID	Length	Copy DSP bank select ack message byte[6]~byte[11]			Check sum				
0xF0	0xFD	0x10	0x0C	0x12	don't care	Code start address			CRC		

PC flash tool 收到 communication MCU 回傳的 bank select ack message，並確認其中所包含的 code start address 與原先傳送過去的 Hex start address 相同之後，會接著將更新資料分為 N 個 package(每個 package 的 package data 為 64 byte)並以 300ms 為間隔傳送包含各個片段的 data loading message 至 communication MCU，communication MCU 再轉傳給 DSP

⁶ Hex start address 為 DSP firmware 建置時所引用的 linking command file 內的配置位址

⁷ Flash program command 包含 bank select/data loading/bank close/upgrade done message，若是 PC flash tool 傳送這四種 message 時，communication MCU 只做為中間轉傳的角色(使用 flash program command 0xA1 為 command 代碼，並將由 PC 及 DSP bootloader 來的 message 內容重新包裝)



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

bootloader 寫入至 Flash 中。每次傳送的 message 內容包含 package data 以及該 package 所要寫入的 start address，由 Hex image 的開頭至結尾依序傳送(1~N)；當 DSP 要寫入 Flash 時，會從所給定的 package start address 開始寫入，寫入內容為接收到的 package data。data loading message 的格式與傳送過程如下

(PC to communication MCU) data loading message 1												
0	1	2	3	4	5	6	7	8	9~72		73	74
Head	Source ID	Target ID	Length	Command	Package start address			Package data			Check sum	
0xF0	0x10	0xFD	0x4B	0x10	1 st package start address			1 st package data			CRC	

(Communication MCU to DSP) data loading bypass message 1														
0	1	2	3	4	5	6	7	8	9	10	11~74		75	76
MCU ID	DSP ID	Command	Length	Reserved	Copy PC data loading message byte[4]~byte[72]			Check sum						
0x50	0x51	0xA1	0x4D	don't care	0x10	1 st package start address			1 st package data			CRC		

·
·
·

(PC to communication MCU) data loading message 2												
0	1	2	3	4	5	6	7	8	9~72		73	74
Head	Source ID	Target ID	Length	Command	Package start address			Package data			Check sum	
0xF0	0x10	0xFD	0x4B	0x10	2 nd package start address			2 nd package data			CRC	

(Communication MCU to DSP) data loading bypass message 2														
0	1	2	3	4	5	6	7	8	9	10	11~74		75	76
MCU ID	DSP ID	Command	Length	Reserved	Copy PC data loading message byte[4]~byte[72]			Check sum						
0x50	0x51	0xA1	0x4D	don't care	0x10	2 nd package start address			2 nd package data			CRC		

·
·
·

(PC to communication MCU) data loading message N												
0	1	2	3	4	5	6	7	8	9~(M ⁸ +8)		M+9	M+10
Head	Source ID	Target ID	Length	Command	Package start address			Package data			Check sum	
0xF0	0x10	0xFD	M+11	0x10	N th package start address			N th package data			CRC	

8 假設 M 為 package N(最後一個 package)的 data 所包含的 byte 數量，整個更新的 Hex image 的 byte 大小為 N*64+M bytes (每個 package 所包含的 data 最多為 64 bytes)



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

(Communication MCU to DSP) data loading bypass message N													
0	1	2	3	4	5	6	7	8	9	10	11~(M+10)	M+11	M+12
MCU ID	DSP ID	Command	Length	Reserved		Copy PC data loading message byte[4]~byte[M+9]						Check sum	
0x50	0x51	0xA1	M+13	don't care		0x10	N th package start address			N th package data		CRC	

當 DSP bootloader 收到的 package start address 為內部紀錄的 Flash start address(與 bank select 內的 address 相同)時，會對原本 normal mode 程式所擺放的位置(依照使用的 DSP 型號而有所不同)執行 flash erase，由於 erase 須花費一些時間(約幾秒)，但 PC flash tool 會持續的發送 data loading message，因此當 erase 完成時，package 暫存已被覆蓋，非接續著第一筆 message(1st package)的內容。所以當 erase 完成後，DSP bootloader 會回傳預計接收的 package start address 給 PC flash tool，請求重新由該 package 開始重新依序傳送 data loading message。DSP bootloader 此時回傳的訊息如下

(DSP to Communication MCU) data loading ack message												
0	1	2	3	4	5	6	7	8	9	10	11	12
DSP ID	MCU ID	Command	Length	Flash flag		Sub command		Request start address			Check sum	
0x51	0x50	0xA1	0x0D	0x15	0x00	0x10 + 0x80(offset)		Expected address			CRC	

Communication MCU 收到 DSP bootloader 的 data loading ack message 後，也會將該 ack message 重新包裝後轉傳至 PC

(Communication MCU to PC) data loading bypass ack message											
0	1	2	3	4	5	6	7	8	9	10	
Head	Source ID	Target ID	Length	Copy DSP data loading ack message byte[6]~byte[10]				Check sum			
0xF0	0xFD	0x10	0x0B	0x90				DSP expected address			
										CRC	

PC flash tool 收到回傳的訊息後，會根據 DSP expected address 的值，從該位置所在的 package 重新開始依序發送 data loading message；同樣的，當 DSP 在持續接收 data loading message 時，也會計算下一筆應寫入的 address，當寫入完成，且下一筆接收到的 address 正確，則繼續寫入，不回傳任何。若每筆寫入的 package address 皆正確，即使所有 package data(package 1~package N)寫入完成，也不會有任何訊息被回傳；若接收到的 address 與 DSP bootloader 預期的不相符，則暫停寫入並使用此方式回傳所需回到的 package address(可能發生此情形的原因包含了 bootloader 寫入尚未完成時，已收到超過兩次以上的 data loading message，導致 uart buffer 內的 message 被覆蓋；或是 data loading message 由 PC 傳送至 communication 再傳送至 DSP bootloader 時資料發生錯誤；或是其他未知錯誤)



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

當 pc flash tool 完成所有 package 的傳輸後，會接著傳送 bank close message，其中包含了整個 Hex image 的 byte 數目($Total\ byte = (N-1) * 64 + M$)，提供給 DSP 進行比對，

(PC to Communication MCU) bank close message											
0	1	2	3	4	5	6	7	8	9	10	11
Head	Source ID	Target ID	Length	Command	Reserved	Total flash data bytes				Check sum	
0xF0	0x10	0xFD	0x0C	0x13	don't care	((N-1) * 64 + M) _{hex}				CRC	

Communication MCU 收到 bank close message 後會再繼續將該 message 轉傳至 DSP bootloader

(Communication MCU to DSP) bank close bypass message													
0	1	2	3	4	5	6	7	8	9	10	11	12	13
MCU ID	DSP ID	Command	Length	Reserved	Copy PC bank close message byte[4]~byte[9]				Check sum				
0x50	0x51	0xA1	0x0E	don't care	0x13	don't care	((N-1) * 64 + M) _{hex}				CRC		

由於 DSP bootloader 在完成每一個 package 的寫入後，除了會馬上確認該筆資料是否寫入成功外，也會更新一次內部紀錄的 checksum(crc16)以及累加寫入成功的 byte 數；因此 DSP bootloader 收到 bank close message 後將會比對 message 內的 total flash data byte 數與 DSP 內部所累加寫入至 flash 的 byte 數，若相同，則回傳整個更新過程中用寫入資料所計算得到的 checksum(crc16)給 communication MCU；若不相同則不回傳，回傳訊息如下

(DSP to Communication MCU) bank close ack message											
0	1	2	3	4	5	6	7	8	9	10	11
DSP ID	MCU ID	Command	Length	Flash flag		Copy MCU bank close message byte[6]~byte[7]		CRC of all flash data		Check sum	
0x51	0x50	0xA1	0x0C	0x81	0x00	0x13		don't care		CRC	CRC

Communication MCU 收到 DSP bootloader 的 bank close ack message 後，也會將該 ack message 重新包裝後轉傳至 PC

(Communication MCU to PC) bank close bypass ack message										
0	1	2	3	4	5	6	7	8	9	
Head	Source ID	Target ID	Length	Copy DSP bank close ack message byte[6]~byte[9]			Check sum			
0xF0	0xFD	0x10	0x0A	0x13	don't care	CRC		CRC		

PC flash tool 收到 bank close 的回應後，下一步將會傳送 upgrade done message，通知 DSP bootloader 執行更新流程的最後一個步驟



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

(PC to Communication MCU) upgrade done message							
0	1	2	3	4	5	6	7
Head	Source ID	Target ID	Length	Command	Reserved	Check sum	
0xF0	0x10	0xFD	0x08	0x14	don't care	CRC	

同樣的，Communication MCU 收到 upgrade done message 後繼續將該 message 轉傳至 DSP bootloader

(Communication MCU to DSP) upgrade done bypass message										
0	1	2	3	4	5	6		7	8	9
MCU ID	DSP ID	Command	Length	Reserved	Copy PC upgrade done message byte[4]-byte[5]		Check sum			
0x50	0x51	0xA1	0x0A	don't care	0x14		don't care			CRC

DSP 確認寫入流程完成後，收到 upgrade done message 會將 0x55AA 寫入 flash password address 的位置，之後回傳 upgrade done ack message 至 communication MCU；在 DSP bootloader 將資料寫入至 flash 途中，由於 firmware 尚未完整寫入完成，當接收到的 package 區段包含 _FLASH_PASSWORD_ADR 這個位址的資料時(該位址所儲存的變數值固定為 0x55AA)，暫不對此位址寫入 0x55AA(改為寫入 0xFFFF)，以防止整體在寫入未完成前因不可預期的錯誤重新開機，DSP 程式進入 normal mode，執行不可預期的動作，因此 _FLASH_PASSWORD_ADR 的 data(0x55AA)，必須在確定整體更新完成才能寫入。

(DSP to Communication MCU) upgrade done ack message										
0	1	2	3	4	5	6		7	8	9
DSP ID	MCU ID	Command	Length	Flash flag		Copy MCU upgrade done message byte[6]-byte[7]		Check sum		
0x51	0x50	0xA1	0x0A	0x41	0x00	0x14		don't care		CRC

Communication MCU 收到 DSP bootloader 回傳的 upgrade done ack message 後會重新包裝轉傳至 PC，並且傳送 bootloader reset message 至 DSP bootloader 要求 DSP bootloader reset

(Communication MCU to PC) upgrade done bypass ack message							
0	1	2	3	4	5	6	7
Head	Source ID	Target ID	Length	Copy DSP upgrade done ack message byte[6]-byte[7]		Check sum	
0xF0	0xFD	0x10	0x08	0x14		don't care	



SPECIFICATION	TITLE	DSP Firmware Upgrade Protocol		
	MODEL NO.			
	REVISION	1.4	DATE	2017.10.11

(Communication MCU to DSP) bootloader reset message											
0	1	2	3	4	5	6	7	8	9	10	11
MCU ID	DSP ID	Command	Length	Reserved		Reset password				Check sum	
0x50	0x51	0xA4	0x0C	don't care		0xCD	0xAB	0xBA	0xDC	CRC	

DSP bootloader 收到 bootloader reset message 後會回傳 bootloader reset ack message 並且在 500ms 後執行特定動作(2806x 所執行的動作為觸動 watchdog timeout reset，reset 後 DSP bootloader 會檢查 flash password address，若為 0x55A 則跳躍至 normal mode 的執行位址；28377 所執行的動作是讓程式執行位址指定跳躍至 normal mode 的執行位址)

(DSP to Communication MCU) bootloader reset ack message											
0	1	2	3	4	5	6	7	8	9	10	11
DSP ID	MCU ID	Command	Length	Flash flag		Reset password				Check sum	
0x51	0x50	0xC4	0x0C	0x41	0x00	0xCD	0xAB	0xBA	0xDC	CRC	

最後，PC flash tool 收到 upgrade done ack message 後數秒會讀取 firmware 版號讓使用者進行確認；Communication MCU 收到 bootloader reset ack message 後會將程式執行狀態脫離 DSP firmware upgrade 的相關流程

END